

**Приватне акціонерне товариство  
«Приватний вищий навчальний заклад  
«Запорізький інститут економіки та інформаційних технологій»**

**Кафедра комп'ютерної інженерії**

**“ЗАТВЕРДЖУЮ”**  
Проректор з навчальної роботи  
Д.Є. Швець  
“ 31 ” 08 2021 року

***СИЛАБУС НАВЧАЛЬНОЇ ДИСЦИПЛІНИ***

**ОК 14 Архітектура комп'ютерів**

Освітньо-професійна програма «Інженерія програмного забезпечення»

спеціальності: 121 «Інженерія програмного забезпечення»

спеціалізація \_\_\_\_\_  
(назва спеціалізації при наявності)

Рівень вищої освіти: перший (бакалаврський)

2021 – 2022 навчальний рік

Мова викладання: українська

Прізвище, ім'я та по-батькові викладача/розробника:

Сабанов Сергій Олександрович, професор кафедри комп'ютерної інженерії

Електронна адреса викладача: S.Sabanov@econom.zp.ua

Дні занять за розкладом

згідно з розкладом

Графік консультацій (он-лайн консультації)

згідно з графіком

Сторінка курсу в Moodle: <http://moodle.zieit.zp.ua/course/view.php?id=866>

Силабус схвалено на засіданні кафедри

комп'ютерної інженерії

Протокол від "31" серпня 2011 року № 1

Завідувач кафедри

КІ

Тисел

(підпис)

(Перевертєв А.В.)

(прізвище та ініціали)

Силабус погоджено

Начальник навчального відділу

О.В.Сташкевічус

## 1. Опис дисципліни

<b>Анотація дисципліни (Призначення навчальної дисципліни)</b>	В курсі надаються відомості про основні принципи побудови ЕОМ, конструктивні особливості її складових, розглядаються механізми пересилання інформації між блоками комп'ютерів та способи управління процесом обчислень. Вивчаються способи відображення основних конструкцій мов програмування високого рівня на низькорівневі мови: асемблер та машинну мову.
<b>Мета вивчення</b>	Метою викладання навчальної дисципліни «Архітектура комп'ютерів» є підготовка бакалаврів, що володіють знаннями з принципів побудови сучасних ЕОМ і особливостях їхньої архітектури, а також отримання знань, умінь і навичок, необхідних для професійного програмування мовою асемблера.
<b>Завдання навчальної дисципліни</b>	Основними завданнями вивчення дисципліни «Архітектура комп'ютерів» є формування у студентів уявлень про: <ul style="list-style-type: none"><li>– фундаментальні концепції побудови обчислювальних машин;</li><li>– особливості організації ієрархії підсистем ЕОМ;</li><li>– характер взаємодії цих підсистем між собою;</li><li>– принципи програмного керування на різних рівнях ієрархії.</li></ul>
<b>Пререквізити</b>	Вивчення дисципліни «Архітектура комп'ютерів» базується на знаннях, отриманих під час опанування курсів «Інформатика та обчислювальна техніка», «Програмування», «Комп'ютерна електроніка», «Операційні системи» та необхідна для подальшого опанування дисциплін «Комп'ютерні мережі», «Технології комп'ютерного проектування», «Проектування і реалізація систем збереження даних», «Периферійні пристрої», «Комп'ютерні системи» та під час виконання завдань з курсового та дипломного проектування
<b>Результати Навчання</b>	<ul style="list-style-type: none"><li>- Знати і застосовувати відповідні математичні поняття, методи доменного, системного і об'єктно-орієнтованого аналізу та математичного моделювання для розробки програмного забезпечення.</li><li>- Застосовувати на практиці ефективні підходи щодо проектування програмного забезпечення.</li><li>- Знати і застосовувати методи розробки алгоритмів, конструювання програмного забезпечення та структур даних і знань.</li><li>- Застосовувати на практиці інструментальні програмні засоби доменного аналізу, проектування, тестування, візуалізації, вимірювань та документування програмного забезпечення.</li></ul>

## 2. Обсяг та ознаки навчальної дисципліни

Найменування показників	Галузь знань, спеціальність, рівень вищої освіти	Характеристика навчальної дисципліни	
		денна форма навчання	Заочна та дистанційна форма навчання
Кількість кредитів – 5	<p><b>Галузь знань:</b> 12 «Інформаційні технології»</p> <p><b>Спеціальності:</b> 121 «Інженерія програмного забезпечення» 123 «Комп'ютерна інженерія»</p> <hr/> <p><b>Рівень вищої освіти:</b> перший (бакалаврський)</p>	<i>Обов'язкова</i>	
Модулів – 2		Рік підготовки	
Змістових модулів – 4		2-й	2-й
		Семестр	
Загальна кількість годин – 150		3-й	3-й
		Лекції	
		20 год.	8 год.
		Практичні, семінарські	
		30 год.	8 год.
		Лабораторні	
		Самостійна робота	
		100 год.	134 год.
		Індивідуальні завдання:	
		0 год.	
Вид контролю:			
іспит	іспит		

### 3. Дидактична карта дисципліни

Перелік змістових модулів і тем	Кількість годин							
	денна форма				Заочна форма			
	усь го	у тому числі			усь го	у тому числі		
		л	п	с.р.		л	п	с.р.
1	2	3	4	5	6	7	8	9
<b>Модуль 1.</b>								
<b>Змістовий модуль 1. Введення в архітектуру ЕОМ</b>								
Тема 1. Мета й завдання курсу. Введення в архітектуру обчислювальних машин. Основні архітектурні принципи.	6	1	0	5	6	1	0	5
Тема 2. Створення та еволюція ЕОМ	6	1	2	3	6	0	0	6
Тема 3. Цифровий логічний рівень архітектури	8	2	2	4	8	0	0	8
Разом за змістовим модулем 1	<b>20</b>	<b>4</b>	<b>4</b>	<b>12</b>	<b>20</b>	<b>1</b>	<b>0</b>	<b>19</b>
<b>Змістовий модуль 2. Рівень мікроархітектури</b>								
Тема 4. Представлення інформації в ЕОМ	8	1	2	5	8	0	0	8
Тема 5. Рівень мікро-архітектури ЕОМ. Тракт даних	16	1	4	11	16	1	1	14
Тема 6. Пам'ять ЕОМ	16	2	2	12	16	1	1	14
Разом за змістовим модулем 2	<b>40</b>	<b>4</b>	<b>8</b>	<b>28</b>	<b>40</b>	<b>2</b>	<b>2</b>	<b>36</b>
<b>Модуль 2</b>								
<b>Змістовий модуль 3. Архітектура рівня команд</b>								
Тема 7. Архітектура рівня команд	16	2	2	12	16	1	1	14
Тема 8. Класифікація комп'ютерів за набором команд	12	2	2	8	12	1	0	11
Тема 9. Організація вводу/виводу в ЕОМ	12	2	2	8	12	1	0	11
Разом за змістовим модулем 3	<b>40</b>	<b>6</b>	<b>6</b>	<b>28</b>	<b>40</b>	<b>3</b>	<b>1</b>	<b>36</b>
<b>Змістовий модуль 4. Архітектура мови асемблер</b>								
Тема 10. Асемблер. Основи мови	24	4	8	12	24	1	3	20
Тема 11. Особливості використання команд сучасними мікропроцесорами	26	2	4	20	26	1	2	23
Разом за змістовим модулем 4	<b>50</b>	<b>6</b>	<b>12</b>	<b>32</b>	<b>50</b>	<b>2</b>	<b>5</b>	<b>43</b>
<b>Усього годин</b>	<b>150</b>	<b>20</b>	<b>30</b>	<b>100</b>	<b>150</b>	<b>8</b>	<b>8</b>	<b>134</b>

## Самостійна робота

№ з/п	Тема	Кількість годин (д/з)
1	Тема 1. Класифікації архітектур ЕОМ за Фенгом, Шором, Хендлером, Хокні, Шнайдером, Джонсоном, Базу, Крішнамурті, Скіллікорном, Дазгупте, Дунканом.	5/5
2	Тема 2. Історія розвитку обчислювальної техніки. Основні класи сучасних ЕОМ.	3/6
3	Тема 3. Цифровий логічний рівень архітектури. Реалізація булевих функцій. Еквівалентність схем. Арифметико-логічні пристрої (АЛП), призначення, класифікація. АЛП з конвеєрною обробкою операндів. Тактові генератори. Клямки. Тригери. Регістри. Мікросхеми пам'яті. Блок формування адрес. Синхронізація й арбітраж шини. Цифрові сигнальні процесори. Мікросхеми сопроцесорів. Мікросхеми пам'яті. Мікросхеми вводу-виводу.	4/8
4	Тема 4. Представлення інформації в ЕОМ. Дискретизація сигналів. Втрати під час оцифрування. Надійність кодування даних. Текстові та графічні дані. Представлення звуку та відео. Принцип знеособлення коду. Надійність кодування даних.	5/8
5	Тема 5. Рівень мікроархітектури ЕОМ. Тракт даних. Мікроархітектура процесорів. Лічильник команд. Показчик стеку. Індексний регістр та регістр флагів. Основні типи АЛП. Внутрішні шини. Порядок роботи тракту даних. Мікрокоманди. Управління трактом даних. Принцип мікропрограмного управління. Мікропрограма. Апаратне управління. Поняття операції, мікрооперації, циклу, такту. Конвеєр команд.	11/14
6	Тема 6. Пам'ять ЕОМ. Модулі пам'яті і їхні типи. Допоміжна пам'ять. Асоціативні ЗП. Логічна організація, особливості асоціативних ЗП. Ієрархічна структура пам'яті. Різновиди накопичувачів.	12/14
7	Тема 7. Архітектура рівня команд. Типи команд. Команди переміщення даних. Команди виклику процедур. Команди вводу-виводу. Адресація для команд переходу. Способи адресації в програмному коді.	12/14
8	Тема 8. Класифікація комп'ютерів за набором команд. Скалярні, суперскалярні й векторні процесори; багатоблочні архітектури.	8/11
9	Тема 9. Організація вводу-виводу в ЕОМ. Таблиця показчиків векторів переривань. Огляд апаратних переривань. Повна й вибіркова заборона обробки апаратних переривань. Огляд переривань BIOS.	8/11

	Інтерфейс DPMI. Перемикання в захищений режим з використанням інтерфейсу DPMI. Обробка переривань у захищеному режимі.	
10	Тема 10. Асемблер. Основи мови. Макрокоманди в мові асемблера IBM PC. Складні структури даних. Директиви STRUC, RECORD, UNION. Робота з динамічними структурами даних при програмуванні мовою асемблера. Організація списків. Особливості програмування мовою асемблера в середовищі OS Windows.	12/20
11	Тема 11. Особливості використання команд сучасними мікропроцесорами. Особливості архітектури Intel 64. Захищений режим роботи мікропроцесора. Адресація в захищеному режимі. Формат дескриптора сегменту. Інтерфейс DPMI. Перемикання в захищений режим з використанням інтерфейсу DPMI. Прогнозування розгалуження. Виконання зі зміною послідовності й підміна регістрів. Спекулятивне виконання.	20/23
	<b>Разом</b>	<b>100/134</b>

Самостійна робота передбачає роботу з матеріалами періодичних видань, мережі Інтернет і літературою читального залу. У процесі такої роботи студентами розглядаються питання курсу, які не ввійшли в лекційний матеріал і питання, пов'язані з новітніми технологіями в області розробки архітектури обчислювальних машин.

За результатами досліджень студенти виконують завдання лабораторного практикуму, а також індивідуальне домашнє завдання за персональними варіантами.

#### 4. Індивідуальні завдання

Індивідуальне завдання видається кожному студенту на початку семестру. Завдання є комплексним й складається з чотирьох тематичних блоків. Кожен студент отримує персональні вхідні дані згідно з варіантом завдання. По результатах виконання ІДЗ зі студентом проводиться бесіда з метою контролю засвоєння основних питань.

Повна інформація щодо регламенту та змісту індивідуальних завдань наведена у відповідних методичних вказівках.

#### 5. Методи навчання

- Словесні (пояснення, розповідь, лекція, бесіда), наочні (ілюстрація, демонстрація), практичні вправи.
- Індуктивні (вивчення явищ від одиничного до загального), дедуктивні (вивчення явищ від загального окремого).
- Проблемно-пошукові, дослідницькі, евристичні, аналітичні.

#### 6. Система контролю та оцінювання.

Передбачається три форми контролю засвоєння дисципліни: поточний, модульний та підсумковий. Система контролю залежить від форми проведення занять. Зокрема, на лекціях передбачено:

- фронтальне опитування;
- вибіркоче усне опитування;
- письмове опитування;
- тестування;
- технічний диктант.

На практичних заняттях:

- тестування;
- комбіноване опитування;
- письмове опитування за індивідуальним завданням;
- усне опитування за індивідуальним завданням;
- програмоване опитування;
- взаємоконтроль;
- співбесіда;
- контрольна робота;
- захист лабораторних робіт.

По результатам виконання самостійної роботи студентів:

- перевірка конспекту;
- перевірка відповідей на проблемні питання;
- перевірка ІДЗ.

Модульний контроль проводиться у формі комп'ютерного тестування в спеціалізованій тестовій системі (Moodle). Тривалість складання студентом тестів модульної контрольної роботи не перевищує однієї академічної години. Максимальний рейтинговий бал при цьому не перевищує 40 балів.

Підсумковим контролем засвоєння дисципліни є іспит. У відповідності до стандарту підприємства підсумковий контроль автоматично проставляється як сума рейтингових балів поточного та модульного контролю. У разі недостатньої кількості балів (<60) та мінімально необхідної кількості балів поточного контролю (від 20 балів) студент має змогу здавати екзамен у письмовій формі за екзаменаційними білетами, що розроблені викладачем, згідно за розробленим навчальним відділом розкладом. Письмову роботу кодують та надають викладачу на перевірку. Кількість максимальних рейтингових балів становить 40. Ці бали замінюють рейтингові бали модульного контролю, та у разі достатньої кількості з поточним контролем ставиться оцінка. Кількість спроб складання іспиту не перевищує трьох.

## **7. Технічне й програмне забезпечення/обладнання.**

Лабораторний практикум з дисципліни «Архітектура комп'ютерів» проводиться у спеціально обладнаних комп'ютерних аудиторіях. Робочі місця користувачів обладнані комп'ютерами достатньої потужності з постійним підключенням до мережі Internet.

Політики безпеки передбачають роботу користувачів у складі домену з обов'язковою авторизацією та виділенням мережесов'язаних дисків квот для зберігання основних результатів роботи.

Всі матеріали, необхідні студентам для успішного засвоєння дисципліни (методичні вказівки, спеціалізоване програмне забезпечення, основна та додаткова література, а також результати проходження етапів вивчення курсу доступні у внутрішній учбовій мережі на файловому сервері за посиланням \\Center\Study\КСиС\Архитектуракомпьютеров.



Самостійна робота може виконуватись як в лабораторіях ЗІЕІТ, так і у інших зручних місцях для студента, у час, вільний від основного навчання, та за умови наявності у нього персонального комп'ютера з відповідним програмним забезпеченням.

Перелік необхідного програмного забезпечення:

- довільна операційна система, що дозволяє підключатися до мережі;
- будь-яке програмне забезпечення, що дозволяє працювати з файлами документів найбільш розповсюджених форматів;
- засоби віртуалізації, зокрема безкоштовні OracleVirtualBox(<https://www.virtualbox.org/>) та DosBox (<https://www.dosbox.com>);
- асемблери для x86 архітектури (MASM, FASM, TASM, NASM, тощо);
- довільний Нех-редактор (<https://mh-nexus.de/en/hxd>, <http://www.winhex.com/winhex>, <http://www.hiew.ru>);
- відладчик OlyDbg (<http://www.ollydbg.de/>).

Все програмне забезпечення має бути вільного користування або з відповідною ліцензією чи умовами (наприклад учнівська, тимчасова та ін.)

## 8. Політика дисципліни.

Курс не передбачає обов'язкову роботу в колективі. Студент може оговорити з викладачем будь-які питання, пов'язані з індивідуальним підходом до процесу навчання. Завдання, що отримує студент ніяк не пов'язані з роботою інших учасників учбового процесу.

Середовище в аудиторії є дружнім, творчим, відкритим до конструктивної критики.

Відвідування занять є обов'язковим компонентом оцінювання, за яке нараховуються бали. За об'єктивних причин (наприклад, хвороба, міжнародне стажування) навчання може відбуватись в дистанційному режимі за погодженням із деканатом та керівником курсу. В такому випадку виконані завдання презентуються під час консультації викладача.

Самостійна робота включає в себе теоретичне вивчення питань, що стосуються тем лекційних занять, які не ввійшли в теоретичний курс, або ж були розглянуті коротко, їх поглиблена проробка за рекомендованою літературою, а також виконання завдань з метою закріплення теоретичного матеріалу.

Усі завдання, передбачені програмою, мають бути виконані у встановлений термін.

Студент, який спізнився, вважається таким, що пропустив заняття з неповажної причини з виставленням 0 балів за заняття, і при цьому має право бути присутнім на занятті.

За використання телефонів і комп'ютерних засобів без дозволу викладача, порушення дисципліни студент отримує за заняття 0 балів і зобов'язаний відпрацювати таке заняття.

Курсова робота повинна бути захищена не пізніше, ніж за тиждень до початку екзаменаційної сесії.

Ліквідація заборгованості відбувається протягом 1 тижня після встановленого терміну. При цьому оцінка знижується на 10 %.

Здобувачам вищої освіти після аудиторних занять надається право підвищувати свій рейтинг лише під час складання іспитів (підсумкового оцінювання) за графіком екзаменаційної сесії.

Під час роботи над завданнями не допустимо порушення академічної доброчесності: при використанні Інтернет ресурсів та інших джерел інформації студент повинен вказати джерело, використане під час виконання завдання.

Усі письмові роботи перевіряються на наявність плагіату і допускаються до захисту із коректними текстовими запозиченнями не більше 20%.

У разі виявлення факту плагіату студент отримує за завдання 0 балів і повинен повторно виконати завдання, які передбачені у силабусі.

Списування під час контрольних робіт та екзаменів заборонені (в т.ч. із використанням мобільних пристроїв). Мобільні пристрої дозволяється використовувати лише під час он-лайн тестування.

## 9. Розподіл балів, які отримують студенти

	Поточне тестування та самостійна робота													Сума
Кількість балів за модулі	100													
	Модуль 1							Модуль 2						
Теми	T1	T2	T3	T4	T5	T6	МК1	T7	T8	T9	T10	T11	МК2	100
Кількість балів	2	3	5	5	7	8	20	4	5	5	8	8	20	

T1, T2 ... T11 – теми змістового модуля.

### Шкала оцінювання: національна та ECTS

Сума балів за всі види навчальної діяльності	Оцінка ECTS	Оцінка за національною шкалою	
		для екзамену, курсового проекту (роботи), практики	для заліку
90 – 100	<b>A</b>	відмінно	зараховано
82-89	<b>B</b>	добре	
74-81	<b>C</b>		
64-73	<b>D</b>	задовільно	
60-63	<b>E</b>		
35-59	<b>FX</b>	незадовільно з можливістю повторного складання	не зараховано з можливістю повторного складання
0-34	<b>F</b>	незадовільно з обов'язковим повторним вивченням дисципліни	не зараховано з обов'язковим повторним вивченням дисципліни

Сума балів за всі види навчальної діяльності	Оцінка за національною шкалою	
	для екзамену, курсового проекту (роботи), практики	для заліку
	відмінно	зараховано
	добре	
	задовільно	
	незадовільно з можливістю повторного складання	не зараховано з можливістю повторного складання
	незадовільно з обов'язковим повторним вивченням дисципліни	не зараховано з обов'язковим повторним вивченням дисципліни

## 10. Контрольні питання:

### *Питання, винесені на модульний контроль №1*

1. Принцип програмного керування. Архітектурні принципи фон Неймана.
2. Класифікація архітектур ЕОМ за Флінном. Основні особливості SISD (ОКОД), SIMD (ОКМД), MISD (МКОД) і MIMD (МКМД) архітектур.
3. Багаторівнева організація комп'ютерів. Мови, рівні й віртуальні машини.
4. Наукові передумови створення ЕОМ. Розвиток комп'ютерної архітектури. Покоління ЕОМ.
5. Представлення даних в комп'ютері. Дискретизація сигналів. Втрати під час оцифрування.
6. Текстові та графічні дані. Числові дані.
7. Формати представлення чисел. Формати представлення цілих та дробних чисел. Стандарт IEEE 754.
8. Внутрішньопроекторна пам'ять. Програмно-доступні регістри процесорів X86.
9. Загальна структура комп'ютерної системи. Типова схема МПС.
10. Цикли обміну в режимі зчитування та в режимі запису.
11. Цифровий логічний рівень архітектури. Вентилі й булева алгебра.
12. Основні цифрові логічні схеми. Інтегральні схеми. Комбінаційні схеми.
13. Тактові генератори.
14. Клямки. Тригери. Регістри. Мікросхеми пам'яті.
15. Мікросхеми процесорів.
16. Рівень мікроархітектури. Мікроархітектура процесорів. Фізична та функціональна структура мікропроцесорів.
17. Тракт даних. Внутрішні шини. Порядок роботи тракту даних.
18. Мікрокоманди. Управління трактом даних. Принцип мікропрограмного управління.

19. Поняття операції, мікрооперації, циклу, такту.
20. Шинна побудова комп'ютерів. Синхронізація шини, арбітраж.
21. Організація пам'яті в ЕОМ. Єрархія пам'яті. Збереження інформації в основній та в регістровій пам'яті.
22. Узгодження пропускнуої здібності процесора й оперативної пам'яті. Кеш-пам'ять.
23. Буферна пам'ять. Стек. Апаратна та програмна реалізації.

### ***Питання, винесені на модульний контроль №2***

24. Рівень архітектури команд. Формат команд. Виконання команд.
25. Типи команд. Команди передачі даних. Команди обробки. Команди логічних операцій.
26. Система адресації ЕОМ. Адресація команд та операндів в ЕОМ. Способи адресації.
27. Реалізація різних способів адресації в програмному коді.
28. Класифікація процесорів за набором команд. Акумулятор. Стекова архітектура. Архітектура "регістр – регістр".
29. Скалярні, суперскалярні й векторні процесори; багатоблочні архітектури.
30. RISC, CISC, VLIW, EPIC-процесори.
31. Організація вводу/виводу в ЕОМ. Програмний обмін.
32. Організація вводу/виводу з використанням системи переривань.
33. Організація вводу/виводу з використанням системи прямого доступу до пам'яті.
34. Рівень мови асемблера. Асемблювання. Зв'язування. Динамічне зв'язування. Загрузка.
35. Типи даних мови асемблера.
36. Програмування розгалужень в асемблері.
37. Програмування циклів в асемблері.
38. Режими роботи процесорів x86
39. Особливості програмування на асемблері в захищеному режимі.
40. Особливості архітектури IA32 та Intel64.
41. Паралелізм на рівні команд. Особливості роботи конвеєрної архітектури. Суперскалярність.
42. Прогнозування розгалужень. Виконання зі зміною послідовності й підміна регістрів. Спекулятивне виконання.

### ***Питання, винесені на іспит***

43. Принцип програмного управління. Архітектурні принципи фон Неймана. Гарвардська архітектура.
44. Класифікація архітектур ЕОМ за Флінном. Основні особливості SISD (ОКОД), SIMD (ОКБД), MISD (БКОД) и MIMD (БКБД) архітектур.

45. Багаторівнева організація комп'ютерів. Мови, рівні та віртуальні машини.
46. Розвиток комп'ютерної архітектури. Покоління ЕОМ. Типи комп'ютерів. Сімейства комп'ютерів.
47. Цифровий логічний рівень архітектури. Ключі і алгебра логіки. Основні цифрові логічні схеми.
48. Представлення даних в комп'ютері. Формати представлення чисел. Стандарт IEEE 754.
49. Шинна організація комп'ютерів.
50. Загальна структура комп'ютерної системи. Цикли обміну в режимі читання і запису.
51. Рівень мікроархітектури. Робота тракту даних.
52. Організація пам'яті в ЕОМ. Ієрархія пам'яті. Зберігання інформації в основній та в реєстровій пам'яті.
53. Рівень архітектури команд. Команди. Формати команд.
54. Типи команд. Команди передачі даних. Команди обробки. Команди логічних операцій.
55. Адресація команд і адресація операндів. Реалізація різних способів адресації в програмному коді.
56. Класифікація архітектур на основі наборів команд. Архітектура з акумулятором, стекова архітектура та архітектура реєстр-реєстр.
57. Архітектура з повним набором команд, архітектура зі скороченим набором команд, архітектура з довгим командним словом і архітектура з явним паралелізмом.
58. Паралелізм на рівні команд. Конвеєрна організація виконання команд. Суперскалярність.
59. Програмно-доступні реєстри мікропроцесорів x86.
60. Буферна пам'ять і стек. Апаратна та програмна реалізації.
61. Узгодження пропускну здібності процесора та оперативної пам'яті. Кеш-пам'ять
62. Особливості архітектури IA32 і Intel64.
63. Режими роботи мікропроцесора. Моделі пам'яті, що використовують під час написання асемблер-програм.
64. Організація введення / виведення в ЕОМ. Програмний обмін.
65. Організація введення / виведення з використанням підсистеми переривань.
66. Організація введення / виведення з використанням підсистеми прямого доступу до пам'яті.
67. Структура команд мови асемблер.
68. Типи даних мови асемблер.
69. Програмування розгалужень в асемблері.
70. Програмування циклів в асемблері.
71. Організація підпрограм в асемблері.
72. Особливості програмування в захищеному режимі роботи мікропроцесора.

## 11. Рекомендована література:

### Базова:

1. Матвієнко М. П. Архітектура комп'ютера. Навчальний посібник. [Текст] / М. П. Матвієнко, В. П. Розен, О. М. Закладний – К.: Ліра-К, 2013. – 264 с.
2. Бантюков С.Є. Архітектура комп'ютерів та периферійні пристрої: навч. посібник / С. Є. Бантюков, О. В. Чаленко, В. С. Меркулов та ін. – Харків: УкрДУЗТ, 2018. – Ч. 1. – 116 с.
3. Поворознюк А.М. Архитектуракомпьютеров. Архитектурамикропроцессорного ядра и системных устройств: Учебн. Пособие. Ч.1. [Текст] / Поворознюк А.М. – Харьков.: Торнадо, 2014. – 355 с.
4. Поворознюк А.М. Архитектуракомпьютеров. Архитектуравнешнейпамяти, видеосистемы и внешнихинтерфейсов: Учебн. Пособие. Ч.2. [Текст] / Поворознюк А.М. – Харьков.: Торнадо, 2014. – 296 с.
5. Буза, М.К. Архитектуракомьютеров: учеб. [Текст] / М.К. Буза. – Минск: Новоезнание, 2010. – 559 с.
6. Бройдо В.Л. Архитектура ЭВМ и систем: ученик для вузов [Текст] / Бройдо В.Л., Ильина О.П. – СПб.: Питер, 2016. – 718 с.
7. Таненбаум Э. Архитектуракомпьютера. [Текст] / – СПб.: Питер, 2006. – 704 с.
8. Гук М. Аппаратныесредства IBM PC. Энциклопедия [Текст] / Гук М. – Спб.: Питер, 2012. – 1072 с.
9. Зубков С.В. Assembler. Для DOS, Windows и Unix. [Текст] / Зубков С.В. – М.: ДМК, 2006. – 608 с.
10. Степанов А.Н. Архитектуравычислительных систем и компьютерныхсетей. [Текст] / Степанов А.Н. – СПб.: Питер, 2007. – 509 с.
11. Юров В. Assembler: учебник для вузов. 2-е узд. [Текст] / В. Юров – СПб.: Питер, 2011. – 640 с.

### Допоміжна

12. Абель П. Языкассемблера для IBM PC и программирование. [Текст] / Абель П. – М.: Высшая школа, 1992. – 447 с.
13. Вранешич Э. Организация ЕВМ. [Текст] / Вранешич. Э. Хамахер К. Заки С. – СПб.: Питер, 2013. – 848 с.
14. Король Э. Н. Архитектура центра IBM PC. [Текст] / Король Э. Н. – Харьков: Милосердие, 1997. – 205 с.
15. Митницкий, В.Я. Архитектура IBM PC и языкассемблера: учеб. пособие. / В.Я. Митницкий. [Текст] / – М.: МФТИ, 2012. –
16. Сван Т. ОсвоениеTurboAssembler. [Текст] / Сван Т. – К.: Діалектика, 1996. – 544 с.
17. Столлинс В. Структурнаяорганизация и архитектуракомпьютерных систем. [Текст] / Столлинс В. – СПб.: Вильямс, 2012. – 896 стр., с ил.

### Інформаційніресурси

1. Сайт, присвячений питанням асемблер-програмування. [Електроний ресурс] / Режим доступу: [www. URL: http://www.wasm.ru/](http://www.wasm.ru/)
2. Калашников О.А. Ассемблер? Это просто! Учимсяпрограммировать. Авторский курс Калашникова Олега Александровича [Електроний ресурс] / Режим доступу: [www. URL: http://kalashnikoff.ru/Assembler/](http://kalashnikoff.ru/Assembler/)
3. Программирование на Ассемблере. Обучающие уроки. [Електроний ресурс] / Режим доступу: [www. URL: http://life-prog.ru/view\\_cat.php?cat=3](http://life-prog.ru/view_cat.php?cat=3)
4. Assembler&Win32. [Електроний ресурс] / Режим доступу: [www. URL: http://www.win32.com/](http://www.win32.com/)

<http://www.realcoding.net/articles/assembler>

5. Сайт лабораторії паралельних інформаційних технологій Науково-дослідного обчислювального центру МДУ. [Електроний ресурс] / Режим доступу: [www. URL: http://parallel.ru](http://parallel.ru)